

# UNIVERSAL SERIAL INTERFACE TLS 4000 MKII

## HARDWARE DOCUMENTATION

Interface number : 1.812.490.20

IF - Doc number : 10.27.3050

Prepared and edited by:  
STUDER INTERNATIONAL  
(a division of STUDER REVOX AG)  
TECHNICAL DOCUMENTATION  
Althardstrasse 10  
CH-8105 Regensdorf-Zürich

We reserve the right to make alterations.

Copyright by STUDER REVOX AG  
printed in Switzerland  
Order No: 10.27.3050 (Ed. 91)

STUDER ist ein eingetragenes Warenzeichen der STUDER REVOX AG Regensdorf

---

---

## Inhaltsverzeichnis

---

---

<b>1</b>	<b>Übersicht .....</b>	<b>1</b>
<b>2</b>	<b>Serviceinformation .....</b>	<b>2</b>
2.1	Blockschaltbild .....	2
2.2	Schemata.....	3
2.3	Bestückungsplan .....	6
2.4	Positionsliste.....	7
<b>3</b>	<b>Schaltungsbeschreibung .....</b>	<b>8</b>
3.1	68HC11 Mikroprozessorsystem.....	8
3.2	Bus Demultiplexer .....	8
3.3	Adressdecoder.....	9
3.4	Movepulsmessung.....	9
3.5	LED	
3.6	PLL .....	12
3.7	DIL Schalter .....	12
3.8	SSDA.....	12
3.9	EVENT.....	13
3.10	CAP und CENAB.....	13
3.11	ACIA .....	13
3.12	Parallel Ein- und Ausgänge.....	14
<b>4</b>	<b>Jumpers.....</b>	<b>15</b>
<b>5</b>	<b>Signalbeschreibung Slave Control A + B.....</b>	<b>16</b>

## 1 Übersicht

---

Das Universalinterface, TLS SERIAL INTERFACE, wurde für den Synchronizer STUDER TLS 4000 MK 2 entwickelt.

Mit dieser Hardware ist die Möglichkeit geschaffen worden, die meisten Slavemaschinen, welche über eine serielle Schnittstelle verfügen, zu steuern. Die nötigen Anpassungen von einem Maschinentyp zum andern können durch unterschiedliche Software und unterschiedliche Stellungen der Jumper realisiert werden. So ist es z. B. möglich Geräte mit einer RS 422 - oder einer RS 232 - Schnittstelle anzusteuern.

Für manche Anwendungen ist es nötig, auch noch einige parallele Steuer- und Kontrolleitungen zur Verfügung zu haben. Auf dieser Hardware sind 6 Ein- und 2 Ausgänge vorhanden, wobei diese verteilt sind auf die Stecker SLAVE CONTROL A und SLAVE CONTROL B.

Slavemaschinen, die einen Capstantrieb (oder ähnlich) aufweisen, können im PLAY-Betrieb entweder mit einem Frequenzsignal von 9.6 kHz oder mit einer DC-Spannung kontrolliert werden.

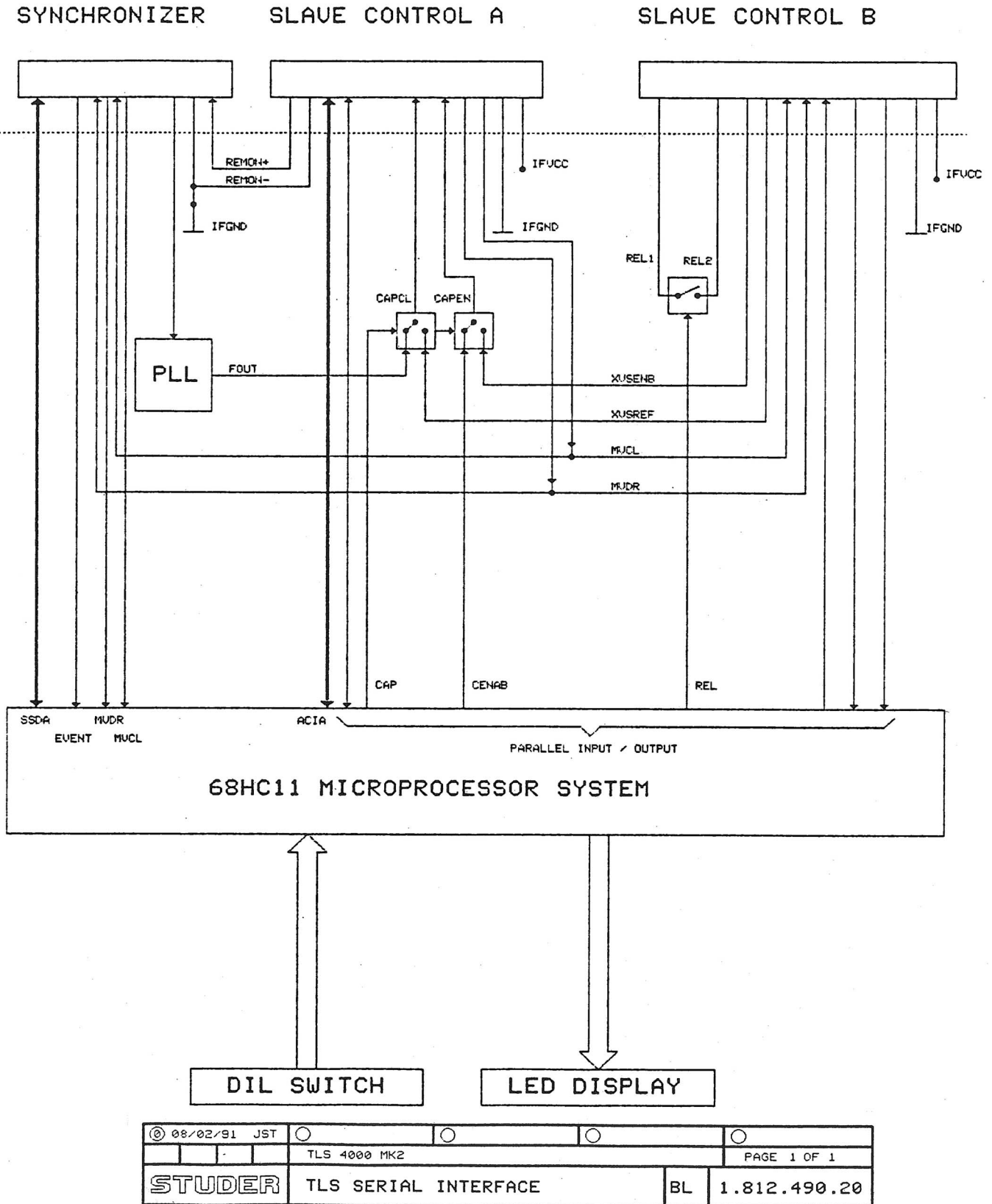
Movepulsinformation (sofern vorhanden) wird via Interface dem Synchronizer zugeführt. Gleichzeitig sind die Movepulse-Informationen aber auch am Stecker SLAVE CONTROL B für Master Tally-Anwendung vorhanden.

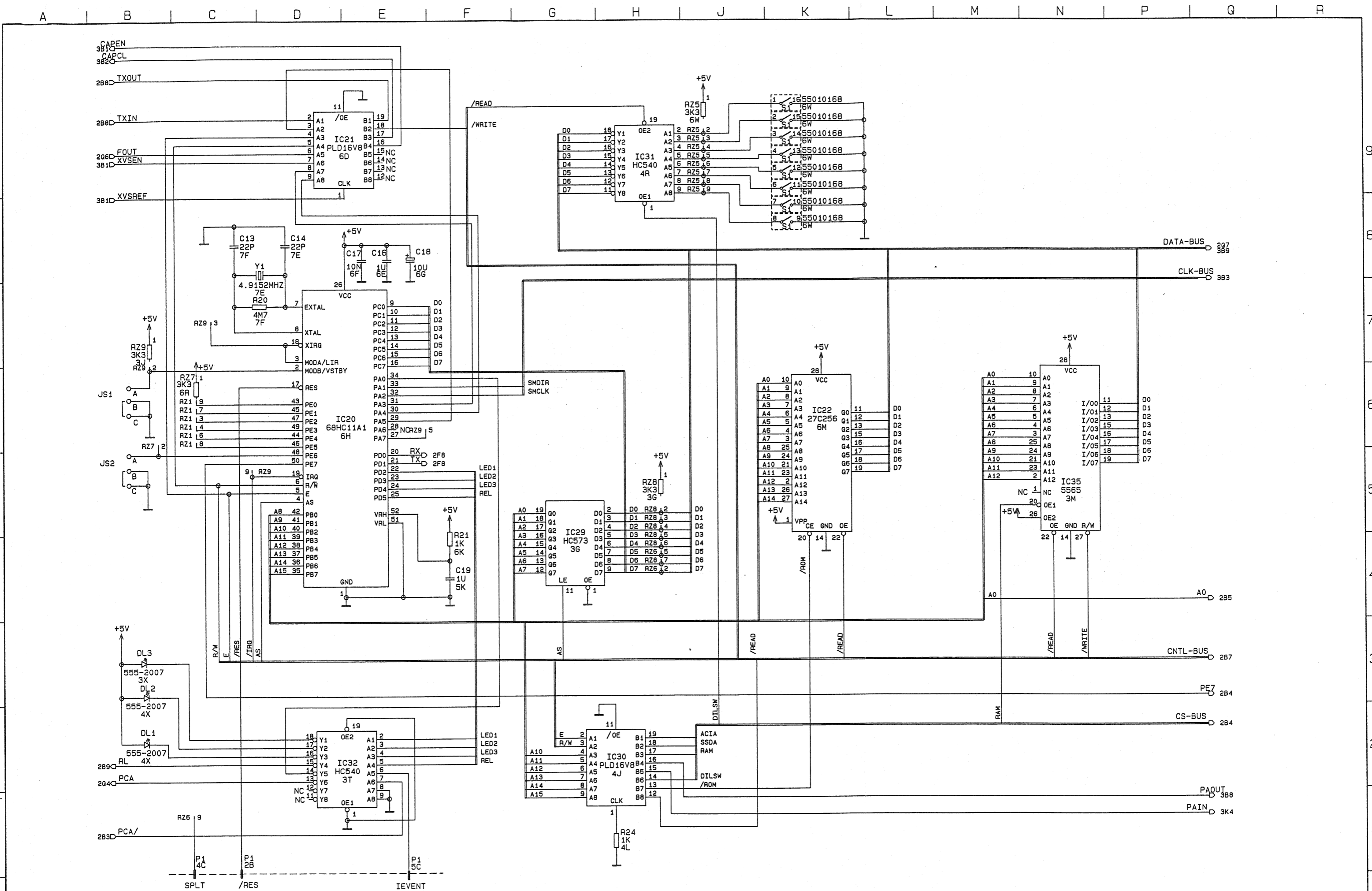
Auf dem Interface ist ein Relais, welches von einem Controller aus via Synchronizer ein- und ausgeschaltet werden kann. Die geschalteten Relaiskontakte sind am Stecker SLAVE CONTROL B verfügbar.

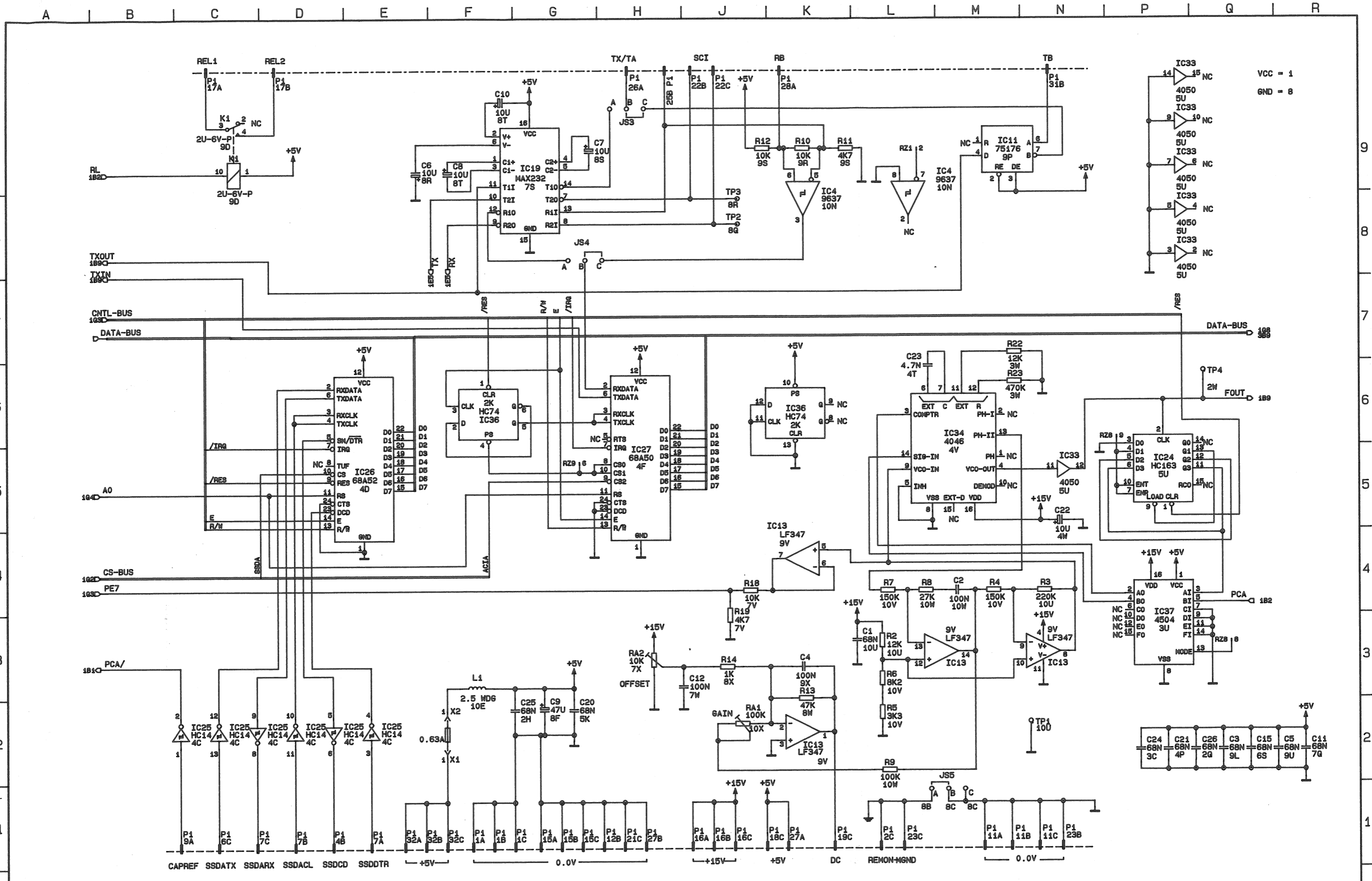
Liefert die Slavemaschine eine Spannung im Bereich von 5V bis 25V, so ist es möglich den Synchronizer (und somit auch das Interface) ferngesteuert ein- und auszuschalten.

2 Serviceinformation

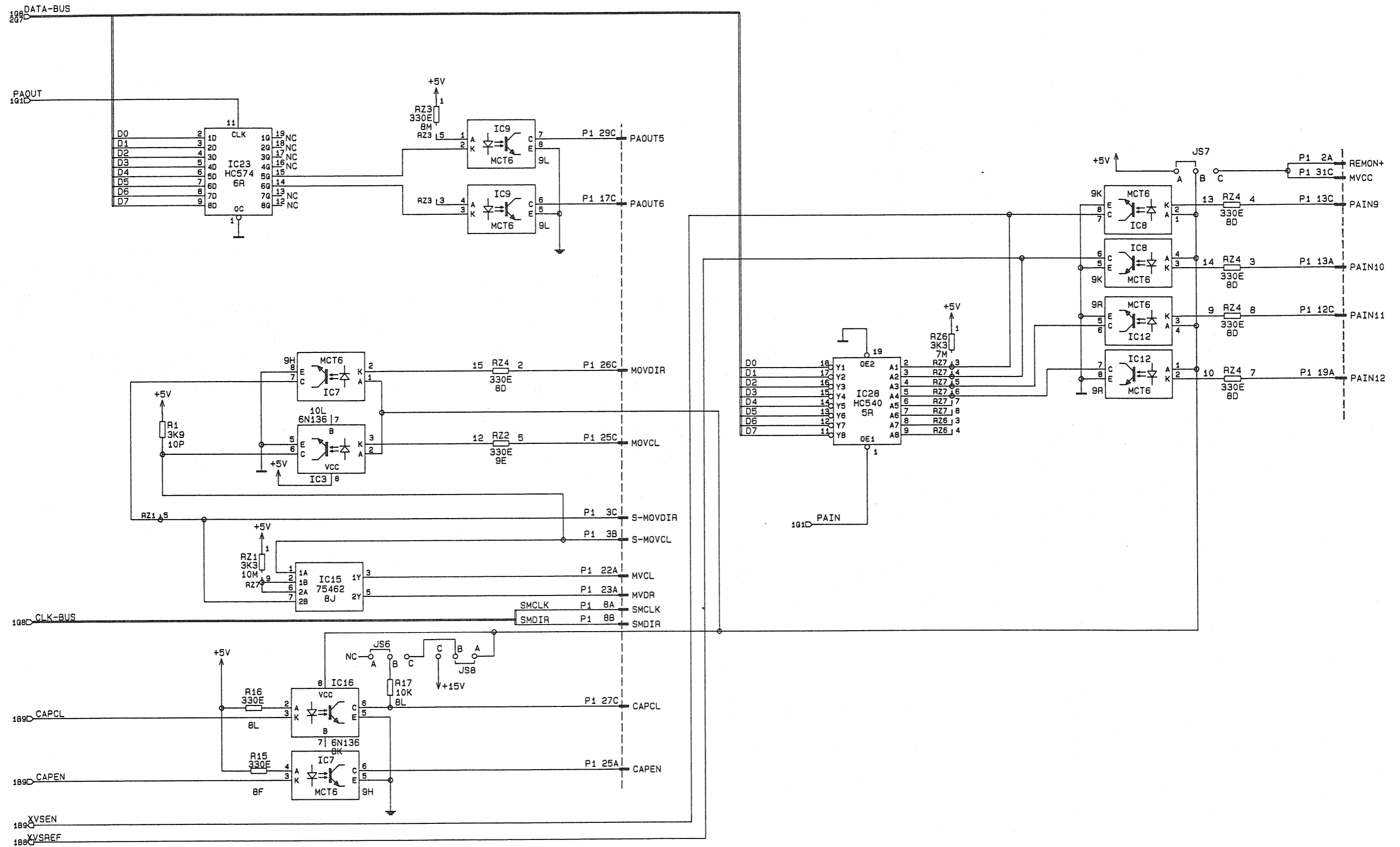
2.1 Blockschaubild

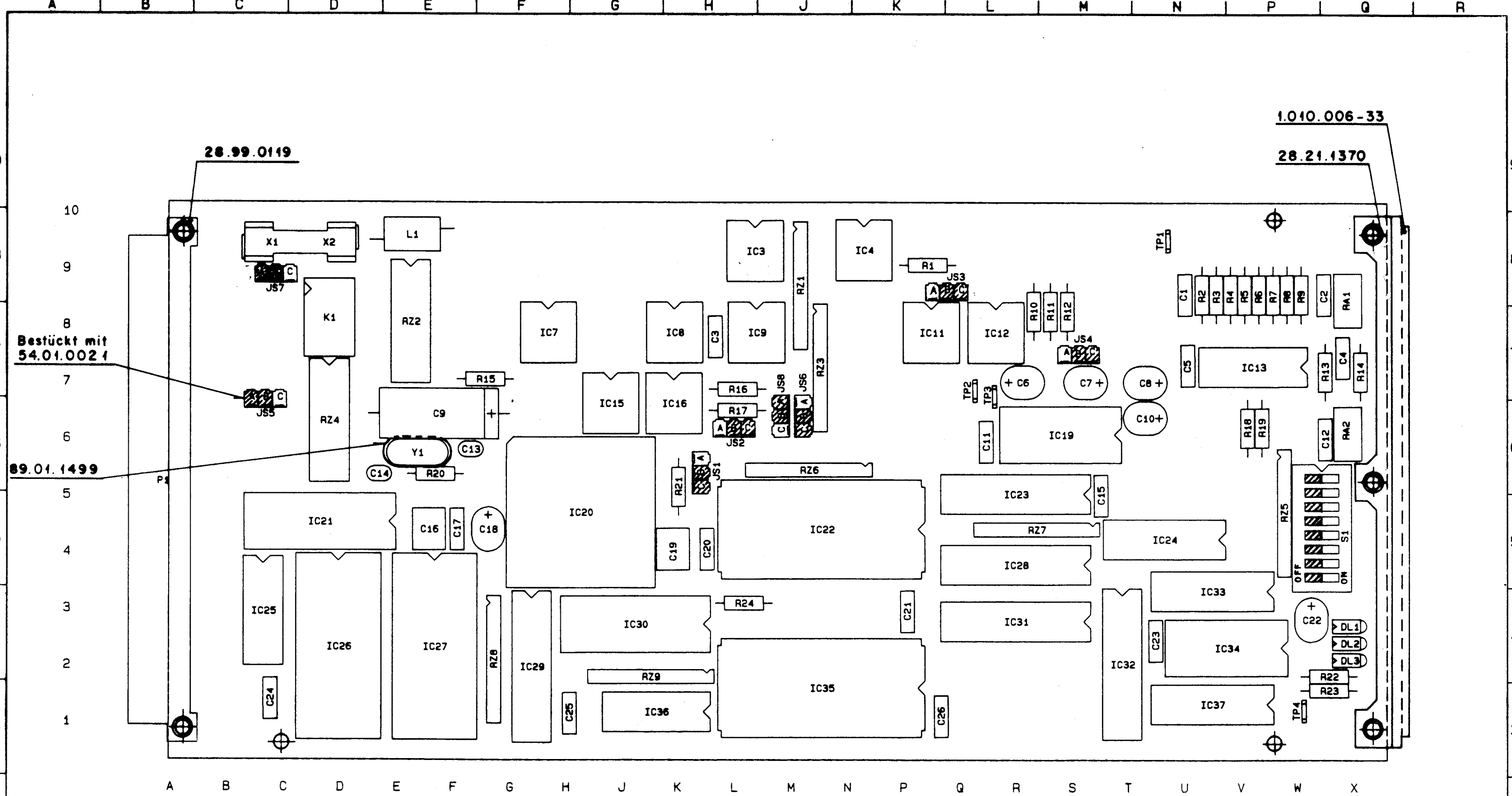






VCC = 1  
GND = 8





Bestückt mit  
54.01.0021

89.01.1499

1.010.006-33

28.21.1370

Schilder 43.01.0108 / 1.010.113-51 und 1.812.490-01  
aufgeklebt nach Fabrikationsmuster.



TLS4000 Universal Serial IF 1.812.490.20 ( 0)

Idx. Pos.	Part No.	Qty.	Type/Val.	Description	Idx. Pos.	Part No.	Qty.	Type/Val.	Description	
0	C 1	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5	0	RZ 6	57.88.4332	1 pce 3k3	8*R Resistor-Netw 2% SIP9
0	C 2	59.06.0104	1 pce	100n	PETP, 63V, 10%, RM5	0	RZ 7	57.88.4332	1 pce 3k3	8*R Resistor-Netw 2% SIP9
0	C 3	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5	0	RZ 8	57.88.4332	1 pce 3k3	8*R Resistor-Netw 2% SIP9
0	C 4	59.06.0104	1 pce	100n	PETP, 63V, 10%, RM5	0	RZ 9	57.88.4332	1 pce 3k3	8*R Resistor-Netw 2% SIP9
0	C 5	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5	0	S 1	55.01.0168	1 pce 8'a	DIL-Switch, PCB
0	C 6	59.26.5100	1 pce	10u	SAL 25V 20%	0	TP 1	54.02.0320	1 pce 1p	PCB-Flachst 2.8*0.8, gerade
0	C 7	59.26.5100	1 pce	10u	SAL 25V 20%	0	TP 2	54.02.0320	1 pce 1p	PCB-Flachst 2.8*0.8, gerade
0	C 8	59.26.5100	1 pce	10u	SAL 25V 20%	0	TP 3	54.02.0320	1 pce 1p	PCB-Flachst 2.8*0.8, gerade
0	C 9	59.25.6470	1 pce	47u	EL 63V 20% axial	0	TP 4	54.02.0320	1 pce 1p	PCB-Flachst 2.8*0.8, gerade
0	C 10	59.26.5100	1 pce	10u	SAL 25V 20%	0	Y 1	89.01.0560	1 pce	4.9152MHz XTAL
0	C 11	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5					End of List
0	C 12	59.06.0104	1 pce	100n	PETP, 63V, 10%, RM5					
0	C 13	59.34.2220	1 pce	22p	CER 63V, 5%, N150					
0	C 14	59.34.2220	1 pce	22p	CER 63V, 5%, N150					
0	C 15	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5					
0	C 16	59.06.0105	1 pce	1u0	PETP, 50V, 10%, RM5					
0	C 17	59.06.0103	1 pce	10n	PETP, 63V, 10%, RM5					
0	C 18	59.26.5100	1 pce	10u	SAL 25V 20%					
0	C 19	59.06.0105	1 pce	1u0	PETP, 50V, 10%, RM5					
0	C 20	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5					
0	C 21	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5					
0	C 22	59.26.5100	1 pce	10u	SAL 25V 20%					
0	C 23	59.06.0472	1 pce	4n7	PETP, 63V, 10%, RM5					
0	C 24	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5					
0	C 25	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5					
0	C 26	59.06.0683	1 pce	68n	PETP, 63V, 10%, RM5					
0	DL 1	50.04.2107	1 pce	555-2007	DL 555-2007, RT					
0	DL 2	50.04.2107	1 pce	555-2007	DL 555-2007, RT					
0	DL 3	50.04.2107	1 pce	555-2007	DL 555-2007, RT					
0	F 1	51.01.0115	1 pce	630mA	T 5*20 L 250V					
0	IC 3	50.04.2163	1 pce	6N136	Optocoupler high speed					
0	IC 4	50.15.0114	1 pce	9637	Dual diff Line Receiver					
0	IC 7	50.99.0111	1 pce	MCT6	DLQ ILL-74, MCT 6, TLP 504 A					
0	IC 8	50.99.0111	1 pce	MCT6	DLQ ILL-74, MCT 6, TLP 504 A					
0	IC 9	50.99.0111	1 pce	MCT6	DLQ ILL-74, MCT 6, TLP 504 A					
0	IC 11	50.15.0115	1 pce	75176	IC SN 75176 BP, DS 3695 N,					
0	IC 12	50.99.0111	1 pce	MCT6	DLQ ILL-74, MCT 6, TLP 504 A					
0	IC 13	50.09.0104	1 pce	347	IC LF 347 N, ,A					
0	IC 15	50.05.0227	1 pce	75462	IC SN 75 472 P, SN 75 462 JG,					
0	IC 16	50.04.2163	1 pce	6N136	Optocoupler high speed					
0	IC 19	50.15.0120	1 pce	MAX232	IC MAX 232 CPE					
0	IC 20	50.63.0004	1 pce	68HC11A1	MPU 8bit 2MHz					
0	IC 21	50.18.0100	1 pce	PLD16V8	GAL 8in, 8macrocells					
				SW 1.812.998.21						
0	IC 23	50.17.1574	1 pce	74HC574	IC ... 74 HC 574 .., ,A					
0	IC 24	50.17.1163	1 pce	74HC163	IC ... 74 HC 163 .., ,A					
0	IC 25	50.17.1014	1 pce	74HC 14	IC ... 74 HC 14 .., ,A					
0	IC 26	50.16.0114	1 pce	68B52	IC MC68B 52P,MC68 B52					
0	IC 27	50.16.0101	1 pce	68B50	ACIA					
0	IC 28	50.17.1540	1 pce	74HC540	IC ... 74 HC 540 .., ,A					
0	IC 29	50.17.1573	1 pce	74HC573	74 HC 573(A)					
0	IC 30	50.18.0100	1 pce	PLD16V8	GAL 8in, 8macrocells					
				SW 1.812.997.21						
0	IC 31	50.17.1540	1 pce	74HC540	IC ... 74 HC 540 .., ,A					
0	IC 32	50.17.1540	1 pce	74HC540	IC ... 74 HC 540 .., ,A					
0	IC 33	50.07.0050	1 pce	4050	Hex buffer					
0	IC 34	50.07.0046	1 pce	4046	Phase locked loop					
0	IC 35	50.14.0133	1 pce	6264	IC HM 6264LP-15					
0	IC 36	50.17.1074	1 pce	74HC 74	IC ... 74 HC 74 .., ,A					
0	IC 37	50.15.0103	1 pce	4504	IC MC14 504 BCP, ,A					
0	JS 1	54.01.0020	1 pce	1p	Pin, 1reihiig, gerade					
0	JS 2	54.01.0020	1 pce	1p	Pin, 1reihiig, gerade					
0	JS 3	54.01.0020	1 pce	1p	Pin, 1reihiig, gerade					
0	JS 4	54.01.0020	1 pce	1p	Pin, 1reihiig, gerade					
0	JS 5	54.01.0020	1 pce	1p	Pin, 1reihiig, gerade					
0	JS 6	54.01.0020	1 pce	1p	Pin, 1reihiig, gerade					
0	JS 7	54.01.0020	1 pce	1p	Pin, 1reihiig, gerade					
0	JS 8	54.01.0020	1 pce	1p	Pin, 1reihiig, gerade					
0	K 1	56.04.0195	1 pce	2*u	6V 125V 2A Ag/Au					
0	L 1	62.01.0115	1 pce	2.5Wdgd	Wideband choke					
0	P 1	54.01.0358	1 pce	96p	EU-C 3*32p male					
0	R 1	57.11.3392	1 pce	3k9	MF, 1%, 0207					
0	R 2	57.11.3123	1 pce	12k	MF, 1%, 0207					
0	R 3	57.11.3224	1 pce	220k	MF, 1%, 0207					
0	R 4	57.11.3154	1 pce	150k	MF, 1%, 0207					
0	R 5	57.11.3332	1 pce	3k3	MF, 1%, 0207					
0	R 6	57.11.3822	1 pce	8k2	MF, 1%, 0207					
0	R 7	57.11.3154	1 pce	150k	MF, 1%, 0207					
0	R 8	57.11.3273	1 pce	27k	MF, 1%, 0207					
0	R 9	57.11.3104	1 pce	100k	MF, 1%, 0207					
0	R 10	57.11.3103	1 pce	10k	MF, 1%, 0207					
0	R 11	57.11.3472	1 pce	4k7	MF, 1%, 0207					
0	R 12	57.11.3103	1 pce	10k	MF, 1%, 0207					
0	R 13	57.11.3473	1 pce	47k	MF, 1%, 0207					
0	R 14	57.11.3102	1 pce	1k0	MF, 1%, 0207					
0	R 15	57.11.3331	1 pce	330R	MF, 1%, 0207					
0	R 16	57.11.3331	1 pce	330R	MF, 1%, 0207					
0	R 17	57.11.3103	1 pce	10k	MF, 1%, 0207					
0	R 18	57.11.3103	1 pce	10k	MF, 1%, 0207					
0	R 19	57.11.3472	1 pce	4k7	MF, 1%, 0207					
0	R 20	57.11.5475	1 pce	4M7	MF, 5%, 0207					
0	R 21	57.11.3102	1 pce	1k0	MF, 1%, 0207					
0	R 22	57.11.3123	1 pce	12k	MF, 1%, 0207					
0	R 23	57.11.3474	1 pce	470k	MF, 1%, 0207					
0	R 24	57.11.3102	1 pce	1k0	MF, 1%, 0207					
0	RA 1	58.01.9104	1 pce	100k	Cermet, 10%, 0.5W, vertical					
0	RA 2	58.01.9103	1 pce	10k	Cermet, 10%, 0.5W, vertical					
0	RZ 1	57.88.4332	1 pce	3k3	8*R Resistor-Netw 2% SIP9					
0	RZ 2	57.88.3331	1 pce	330R	8*R Resistor-Netw 2% DIL16					
0	RZ 3	57.88.4331	1 pce	330R	8*R Resistor-Netw 2% SIP9					
0	RZ 4	57.88.3331	1 pce	330R	8*R Resistor-Netw 2% DIL16					
0	RZ 5	57.88.4332	1 pce	3k3	8*R Resistor-Netw 2% SIP9					

Comments:  
Sockets are used for: IC3...IC22, IC26, IC27, IC30, IC35,  
[20] 13.02.91 PG

## 3 Schaltungsbeschreibung

---

### 3.1 68HC11 Mikroprozessorsystem

---

Das Herz des Systems bildet der 68HC11 Mikroprozessor von Motorola. Er wird im 'Expanded Mode' betrieben, das heisst, dass der Prozessor mit externem RAM und ROM arbeitet. Zu diesem Zweck sind ein 8 kByte RAM und ein 32 kByte ROM vorhanden. Die Grössen des RAMs und des ROMs sind so dimensioniert, dass sie für alle Anwendungen ausreichen sollten.

Für Variablen mit häufigem Zugriff wird, um Zeit zu sparen, das interne RAM des Prozessors benutzt.

Der 68HC11 hat einen Adressbus, der im sogenannten Multiplexmodus arbeitet. D.h. an Port B liegt immer das höherwertige Byte des Adressbusses an, während an Port C entweder Daten oder das tieferwertige Byte des Adressbusses anliegen.

Port E ist ein paralleles Eingangsport, bei dem die einzelnen Eingänge auch als Analogeingänge konfiguriert werden können. Bei diesem Interface wird nur Pin 7 als Analogeingang benutzt, währenddem die anderen Pins über einen Pullupwiderstand auf 5V gehalten werden.

Pin 0 und Pin 1 des Port D sind als serielle Ein- bzw. Ausgänge bestimmt worden, wobei diese nicht zur Kommunikation mit der Slavemaschine dienen, sondern nur eine Serviceschnittstelle für die Entwicklung darstellen. Die anderen Pins von Port D steuern die LEDs und das Relais an.

Pin 0 bis 2 des Ports A sind parallele Eingänge, welche im Prozessor einen Interrupt auslösen können. Pin 1 und 2 werden benötigt um die Movepulse auf dem Interface zu messen und auswerten zu können. Die übrigen Pins dieses Ports sind parallele Ausgänge. Pins 3 und 4 werden benutzt um die Capstanreferenz auf die gewünschte Quelle umzuschalten.

Die Prozessor Pins E, /RES, AS, /IRQ und R/W bilden den CNTL-Bus.

### 3.2 Bus Demultiplexer

---

Der Chip 74HC573 hat die Aufgabe anhand der Informationen von Port B und Port C einen vollständigen Adressbus zu kreieren. Das AS - Signal vom Processor zeigt an in welchem Moment am Port C Adressen, und in welchem Moment Daten anliegen.

### 3.3 Adressdecoder

---

Im Adressbereich des 68HC11, welcher 64 kByte umfasst, sind die Adressen für RAM, ROM und sonstige Peripherie untergebracht. Die Adressdecoderlogik, welche in einem GAL 16V8 implementiert ist, aktiviert nun bei einer anliegenden Adresse den entsprechenden Peripheriebaustein.

RAM	2000H...3FFFH	
POUT	4000H	(Parallel output)
PAIN	4800H	(Parallel input 2)
DI $\bar$ LSW	4C00H	
SSDA	6000H, 6001H	
ACIA	7000H, 7001H	(Serial in/out)
ROM	8000H...FFFFH	

(Die Adressen der Prozessorregister liegen im Bereich von 1000H bis 103FH)

### 3.4 Movepulsmessung

---

Die Movepulsinformation der Slavemaschine ist an eine Opto-koppler-Eingangsstufe geführt. Die Ausgänge dieser Optokoppler sind einerseits über einen Openkollektortreiber an den SLAVE CONTROL B Stecker geführt, und andererseits direkt mit dem Synchronizer verbunden. Auf dem Synchronizerboard kann ein allfälliges Biphasesignal in ein Clock- und Directionsignal gewandelt werden. Dieses (ev. gewandelte) Signal vom Synchronizer ist an die Prozessoringänge PA1 und PA2 gelegt.

Der Prozessor ist nun in der Lage die Frequenz der ankommenden Movepulse zu messen.

### 3.5 LED

Die LEDs werden vom Prozessorport D angesteuert. Ein Inverter gewährleistet, dass die LEDs auch richtig getrieben werden können. Mit den LEDs können Betriebs- und Fehlermeldungen angezeigt werden.

DL 1 2 3      **(Sicht von vorn)**  
 (# = LED blinkend, - = LED off, \* = LED on)

Nach einem Reset wird eine Initialisierungsprozedur gestartet, welche das RAM und die Peripherie testet.

Ein erkannter Fehler wird mittels einer blinkenden DL 1 gemeldet.

(Frequenz ungefähr 1 Hz)

DL 1	DL 2	DL 3	
#	-	-	CPU RAM defekt.
#	-	*	RAM defekt.
#	*	-	SSDA defekt.
#	#	#	Microprocessor 68HC11 muss rekonfiguriert werden

Wenn kein solcher Fehler gefunden wurde, bleibt DL 1 dunkel und die beiden anderen LEDs zeigen an, ob die Kommunikation mit dem Synchronizer oder der Slavemaschine funktioniert.

DL 1	DL 2	DL 3	
-	*	*	keine Verbindung mit dem Synchronizer
-	*	-	keine Verbindung mit der Slavemaschine

Wenn die linke LED permanent leuchtet, ist ein krasser Prozessorfehler passiert. Ein Reset ist nötig um wieder in den Normalbetrieb zu gelangen. Falls solch ein Fehler auftaucht sollte das Interface genau geprüft werden.

DL 1	DL 2	DL 3	
-	-	-	Das Interface arbeitet normal
*	-	-	Schwerer SW- oder HW- Fehler (ev. ROM def.)
*	-	*	Watch dog - Fehler
*	*	-	Clock - Fehler
*	*	*	Illegaler Opcode

Wenn alle LEDs blinken, muss das interne EEPROM des Prozessors neu konfiguriert werden. Dies sollte nur dann passieren, wenn der Prozessor ersetzt wurde, und der Synchronizer zum ersten mal wieder eingeschaltet wurde.

Um den Prozessor neu zu konfigurieren muss der Synchronizer abgeschaltet werden. Der Jumper JS 1 wird in Position AB gesetzt und der Synchronizer wieder eingeschaltet. Nun erscheint die gleiche Meldung noch einmal auf der LED-Anzeige. Durch nochmaliges Abschalten des Synchronizers und Zurücksetzen des Jumpers JS 1 in die Stellung BC wird der Prozessor wieder in den Normalzustand gebracht. Wenn der Synchronizer nun wieder in Betrieb genommen wird sollte die Meldung nicht mehr erscheinen.

Die Standardmeldungen können eventuell in den verschiedenen Softwareversionen etwas voneinander abweichen. Genauere Angaben sind der entsprechenden Softwarebeschreibung zu entnehmen.

---

### 3.6 PLL

---

Dieser Teil des Interfaces arbeitet für sich alleine, d.h., nicht unter der Kontrolle der Mikroprozessors. Der PLL wandelt die vom Synchronizer kommende Frequenz von 800 Hz (nominal) in eine von 9.6 kHz um.

Diese neue Frequenz wird auch auf einen Frequenz-Spannungs-Wandler geführt. Auf diese Weise entstehen zwei Möglichkeiten einen Capstanmotor zu steuern. Einerseits mit der Frequenz von 9.6 kHz und andererseits mit der neu erzeugten DC-Spannung. Am Analogeingang des Prozessors PE7 kann die DC-Spannung noch überwacht werden.

Um die DC-Spannung für den entsprechenden Slave zu justieren, stehen zwei Potentiometer vor Verfügung. Das eine, RA1, ist zur Einstellung des Verstärkungsfaktors nötig, und das andere, RA2, zur Einstellung des Offsets.

Damit die Slavemaschine nun auf die richtige Capstanreferenz umgeschaltet werden kann, werden in einen GAL 16V8 die Signale CAPEN und CAPCL erzeugt, welche unter Prozessorkontrolle die Umschaltung vornehmen.

---

### 3.7 DIL Schalter

---

Die DIL Schalter werden über eine bestimmte Adresse angesprochen. Ein Signal der Adressdecodereinheit ermöglicht es, dass die DIL Schalter-Informationen, bei einem Lesezugriff auf die entsprechende Adresse, auf dem Datenbus anliegen.

Die Funktion der DIL Schalter kann in allen Softwareversionen verschieden sein. Für genauere Angaben ist die entsprechende Interface-Software-Dokumentation zu konsultieren.

---

### 3.8 SSSA

---

Diese synchrone serielle Schnittstelle dient zur Kommunikation des Interfaces mit dem Synchronizer. Diese Kommunikation läuft auf dem Interface mit Interruptpriorität ab. Sobald ein Kommando vom Synchronizer empfangen wurde, wird beim Prozessor ein Interrupt ausgelöst. Die Interrupt-Serviceroutine kann nun die angekommene Meldung in den internen Registern der SSSA (68A52) abholen und im RAM zur Weiterverarbeitung ablegen.

Die Antwort des Interface auf den erhaltenen Befehl wird ebenfalls in die Register des 68A52 geschrieben. Nach erfolgtem Abschluss der Schreibfunktion übernimmt der Baustein die Uebermittlung der Information an den Synchronizer selbstständig.

---

### 3.9 EVENT

---

Die EVENT-Leitung ist eine direkte Hardwareverbindung vom Synchronizer zum Interface. Sie dient dazu Operationen, die auf eine bestimmte SMPTE-Zeit bezogen sind, im richtigen Moment auszulösen.

---

### 3.10 CAP und CENAB

---

Wie schon im Kapitel PLL erwähnt ist es nötig die Capstanreferenz der Slavemaschine umschalten zu können. Es gibt zwei Möglichkeiten wie der Capstan des Slave gesteuert werden kann: Entweder durch die Synchronizer-Frequenz, oder durch eine externe Referenzfrequenz.

Die vom Synchronizer gelieferte Frequenz hat die erste Priorität. Das heisst, dass sobald der Synchronizer den entsprechenden Befehl ans Interface schickt, die nötige Schaltung vorgenommen wird. Deswegen sind die beiden Prozessorausgänge PA3 und PA4 (CAP und CENAB) auf das GAL 16V8 (IC 21) geführt, wo die Schaltlogik untergebracht ist.

Zweite Priorität hat die externe Benutzerreferenz. Am Eingang XVSREF kann diese Frequenz angelegt werden. Sobald nun der Interfaceeingang XVSENB auf 0V gezogen wird (aktiv low), wird die angelegte Frequenz von der Slavemaschine akzeptiert.

Die Interfaceausgänge CAPCL und CAPEN liefern dem Slave die geschalteten Clock- und Enable-Signale.

---

### 3.11 ACIA

---

Dieser Teil des Interfaces ist für die serielle Kommunikation mit der Slavemaschine zuständig. Der Austausch der Befehle und Meldungen geschieht prinzipiell gleich wie bei der SSDA, mit der Ausnahme, dass hier die Kommunikation asynchron vonstatten geht.

Die ACIA (68A50) gibt die Kommandos nicht direkt an die Slavemaschine weiter. Zuerst muss noch eine Anpassung an das entsprechende Maschinenprotokoll erfolgen.

Zu diesem Zweck stehen zwei Bausteine zur Verfügung, welche es erlauben die Slavemaschine entweder mit einem RS422- oder RS232-Treiber anzusteuern.

Mit den Jumpfern JS3 und JS4 ist es möglich wahlweise zwischen den beiden Ansteuerarten umzuschalten. (siehe Kapitel 5)

Der Baustein MAX 232 ist in der Lage zwei serielle Schnittstellen auf das RS 232 - Protokoll anzupassen. Dies wird benutzt, um auch die prozessorinterne serielle Schnittstelle nach aussen zu führen. Diese Schnittstelle wird im Moment nicht benutzt, kann aber in späteren Softwareversionen ev. als Serviceschnittstelle verwendet werden.

### 3.12 Parallel Ein- und Ausgänge

---

In verschiedenen Anwendungen kann es vorkommen, dass eine Slavemaschine nicht immer rein seriell angesteuert werden kann. Es ist auch so, dass in den meisten Fällen der Anwender einen Einfluss auf das Verhalten des Interface haben möchte. Zu diesem Zweck stehen noch ein paar parallele Ein- und Ausgänge zur Verfügung.

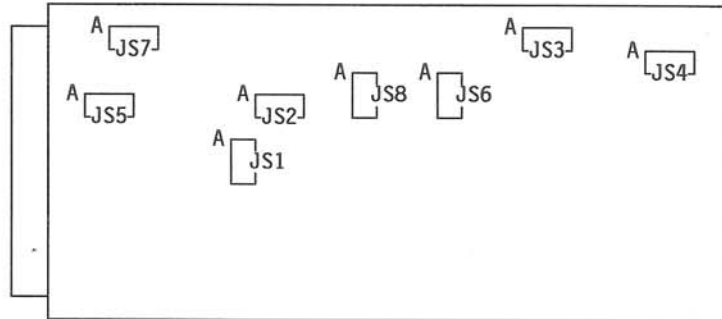
Auf Stecker SLAVE CONTROL A sind zwei Eingänge und ein Ausgang geführt. Deren Verwendung kann je nach verwendeter Software verschieden sein. Die Eingänge MOVCL und MOVDIR werden jedoch immer für die Mouvepulsinformation verwendet.

Auf Stecker SLAVE CONTROL B sind vier Eingänge und ein Ausgang verdrahtet. Von den vier Eingängen werden immer PAIN9 für das XVSENB- und PAIN10 für das XVSREF-Signal verwendet.

Die Funktion der anderen Ein- und Ausgänge kann in allen Softwareversionen verschieden sein. Die genaue Belegung kann in der entsprechenden Interface-Software-Dokumentation nachgelesen werden.



## 4 Jumpers



**Funktionen der Jumper:**

	Position AB	Position BC
JS1	Processor in special test mode	Processor in normal expanded mode
JS2	PE6 input of the processor is LOW	PE6 input of the processor is HIGH
JS3	Serial output TX/TA connected to MAX232 (RS 232)	Serial output TX/TA connected to 75176 (RS 422)
JS4	Serial input of 68A50 is connected to MAX232 (RS 232)	Serial input of 68A50 is connected to 75176 (RS 422)
JS5	IF ground is connected to the slave ground	No connection between IF ground and slave ground
JS6	Capstan reference output has no pullup resistor	Capstan reference output has a pullup resistor
JS7	Opto isolated inputs are supplied from the IF	Opto isolated inputs are supplied from the slave
JS8	Capstan pullup resistor is supplied with 5V (or MVCC if JS7 'AB')	Capstan pullup resistor is supplied with 15V

Für die richtige Jumperstellung ist die entsprechende Softwaredokumentation zu Rate zu ziehen.

## 5 Signalbeschreibung Slave Control A + B

SLAVE CONTROL A:

Pin	Signal	Type
1	MGND	
2	-	
3	-	
4	-	
5	CAPEN	I out
6	RX/RA	RS232/RS422 in
7	MOVCL	I in
8	TX/TA	RS232/RS422 out
9	-	
10	MOVDIR	I in
11	+5V	
12	0.0V	
13	CAPCL	I out
14	RB	RS422 in
15	-	
16	-	
17	-	
18	-	
19	PAOUT5	I out
20	-	
21	-	
22	-	
23	-	
24	TB	RS422 out
25	MVCC	5...25 V

SLAVE CONTROL B:

Pin	Signal Name	Type
1	0.0V	
2	RECEN/PAIN11	I in
3	XVSREF/PAIN10	I in
4	-	
5	XVSENB/PAIN9	I in
6	REL1	
7	REL2	
8	PAOUT6	I out
9	-	
10	-	
11	+5V	
12	PAIN12	I in
13	-	
14	DC	
15	-	
16	-	
17	-	
18	-	
19	-	
20	0.0V	
21	MVCL	I out
22	SCITX	RS232 out
23	SCIRX	RS232 in
24	MVDR	I out
25	0.0V	

- I out** logic output, active low  
(open collector, max 30V/0.3A)
- I in** logic input, active low, optoisolated  
(I-low > 10 mA)